

## Slovne zadaný problém č.1 (10 bodov)

V hydinárskech závodoch chcú zaviesť elektronické počítanie znosených vajec od každej sliepky. Predstava je nainštalovať optický snímač na výstupe z každého výbehu, ktorý vyšle jeden impulz vždy, keď cezeň prepadne vajce. Nad výbehom bude umiestnený veľký 4-palcový LED displej, ktorý bude indikovať počet znosených vajec za celý týždeň. Obsluha si počet znosených vajec na konci týždňa opíše a všetky displeje tlačidlom resetuje na nulu.

### Technické požiadavky:

- rozsah počítania 0..99. Správanie pri prekročení počtu 99 nemusí byť ošetrené
- vstup jeden impulz 0-1-0 s logickými úrovňami CMOS pri každom prepade vajíčka cez snímač
- vstup resetovacie tlačítko, jeden impulz 0-1-0 s logickými úrovňami CMOS, uvažujeme už ošetrené pulzy bez zámkov
- napájacie napätie 15V, jednosmerné
- použitý displej 2x Kingbright SA40-18CGKWA, farba zelená. Nemultiplexovaný. Pracovný prúd segmentu 20mA.
- máme k dispozícii bežné pasívne a diskkrétne aktívne prvky (rezistory, tranzistory...) a len CMOS logiku z rodiny 4000. Môžete použiť ľubovoľnú logiku z tejto rodiny, ale na vyriešenie by Vám mali stačiť tieto doporučené obvody:
  - HEF4511B BCD to 7-segment latch/decoder/driver
  - HEF4518B Dual BCD counter
  - bežné hradlá (and, or, nand, nor) dva až štyri vstupov

**Vašou úlohou je obvod navrhnuť a nakresliť podrobnú a úplnú schému zapojenia vrátane vypočítaných hodnôt súčiastok.** Dávajte pozor na správne pripojenie všetkých nepoužitých vstupov logických obvodov. Podľa dátového listu správne navrhnete ako pripojiť displej k zadanému napájacímu napätiu, takisto ako ho správne pripojiť ku výstupom CMOS logiky.

Hodnotenie je rozdelené na nasledovné úlohy:

**Úloha č.1 (3 body):** Obvod čítača impulzov s rozsahom 0..99, vstup impulzy zo snímača a reset.

**Úloha č.2 (2 body):** Obvod dekódera BCD kódu na 7-segmentový kód pre dve číslice.

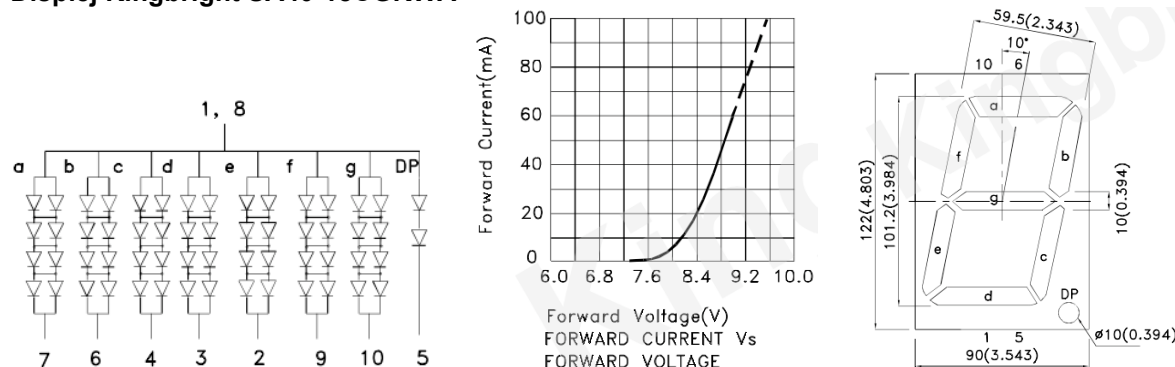
**Úloha č.3 (3 body):** Displej a jeho pripojenie k dekóderu.

**Úloha č.4 (2 body):** Na displeji potlačte zobrazenie ľavej nuly, ak je zobrazené číslo v rozsahu 0-9.

### Poznámky:

- Čítač HEF4518 má dva vstupy, dokáže čítať aj na nábežnú, aj na padajúcu hranu vstupného signálu. Porozmýšľajte, ktorý vstup bude vhodnejší
- Displej je nemultiplexovaný, so spoločnou anódou
- CMOS hradlá nedokážu priamo budiť nominálny pracovný prúd segmentov displeja
- Pozor na polaritu dekódera HEF4511, preštudujte si pravdivostnú tabuľku aby ste zistili či segment má svietiť pri log. 0, alebo log. 1. Podľa toho pripojte displej.
- Použite internet ak potrebujete nájsť iné hradlá, alebo funkcie z rodiny 4000 <http://www.nxp.com/products/discretes-and-logic/logic/hef4000b>

### Displej Kingbright SA40-18CGKWA



### HEF4518B Dual BCD counter

The HEF4518B is a dual 4-bit internally synchronous BCD counter. The counter has an active HIGH clock input (nCP0) and an active LOW clock input (nCP1), buffered outputs from all four bit positions (nQ0 to nQ3) and an active HIGH overriding asynchronous master reset input (nMR). The counter advances on either the LOW-to-HIGH transition of the nCP0 input if nCP1 is HIGH or the HIGH-to-LOW transition of the nCP1 input if nCP0 is LOW. Either nCP0 or nCP1 may be used as the clock input to the counter and the other clock input may be used as a clock enable input. A HIGH on nMR resets the counter (nQ0 to nQ3 = LOW) independent of nCP0, nCP1.

Table 3. Function table<sup>[1]</sup>

nCP0	nCP1	nMR	Mode
↑	H	L	counter advances
L	↓	L	counter advances
↓	X	L	no change
X	↑	L	no change
↑	L	L	no change
H	↓	L	no change
X	X	H	nQ0 to nQ3 = LOW

[1] H = HIGH voltage level; L = LOW voltage level; X = don't care; ↑ = positive-going transition; ↓ = negative-going transition.

Table 2. Pin description

Symbol	Pin	Description
1CP0, 2CP0	1, 9	clock input (LOW-to-HIGH triggered)
1CP1, 2CP1	2, 10	clock input (HIGH-to-LOW triggered)
1Q0, 2Q0	3, 11	output
1Q1, 2Q1	4, 12	output
1Q2, 2Q2	5, 13	output
1Q3, 2Q3	6, 14	output
1MR, 2MR	7, 15	master reset input
V <sub>DD</sub>	16	supply voltage
V <sub>SS</sub>	8	ground supply voltage

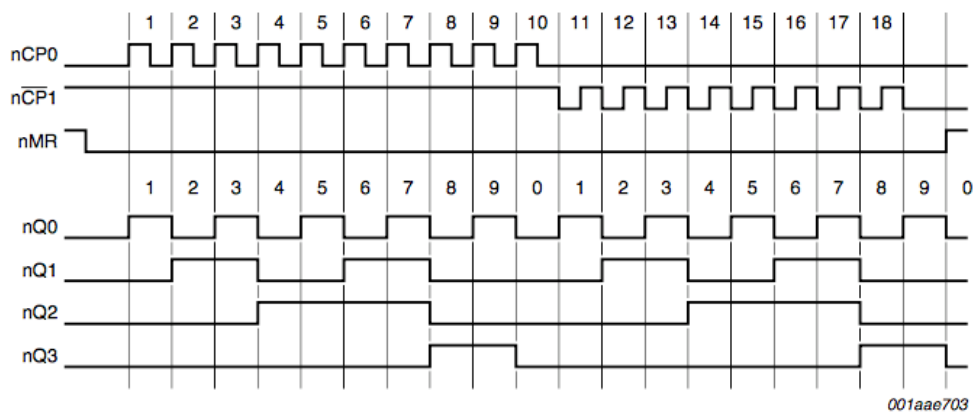
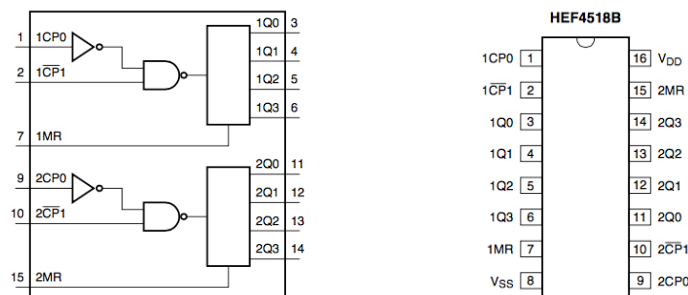


Fig 4. Timing diagram



### HEF4511B BCD to 7-segment latch/decoder/driver

The HEF4511B is a BCD to 7-segment latch/decoder/driver with four address inputs (D0 to D3), an active HIGH latch enable input (LE), an active LOW ripple blanking input (BL), an active LOW lamp test input (LT), and seven active HIGH NPN bipolar transistor segment outputs (Qa to Qg).

When LE is LOW and BL is HIGH, the state of the segment outputs (Qa to Qg) is determined by the data on D0 to D3. When LE goes HIGH, the last data present on D0 to D3 is stored in the latches and the segment outputs remain unchanged. When LT is LOW, all of the segment outputs are HIGH independent of all other input conditions. With LT HIGH, a LOW on BL forces all segment outputs LOW. The inputs LT and BL do not affect the latch circuit.

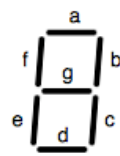
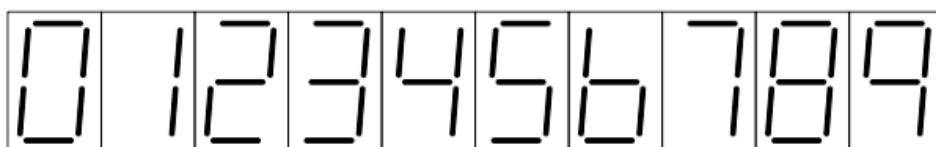
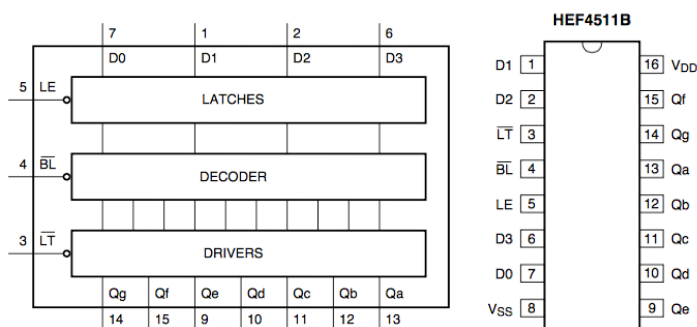
Table 3. Function table<sup>[1]</sup>

Inputs							Outputs							Display
LE	BL	LT	D3	D2	D1	D0	Qa	Qb	Qc	Qd	Qe	Qf	Qg	
X	X	L	X	X	X	X	H	H	H	H	H	H	H	8
X	L	H	X	X	X	X	L	L	L	L	L	L	L	blank
L	H	H	L	L	L	L	H	H	H	H	H	H	L	0
L	H	H	L	L	L	H	L	H	H	L	L	L	L	1
L	H	H	L	L	H	L	H	H	L	H	H	L	H	2
L	H	H	L	L	H	H	H	H	H	H	L	L	H	3
L	H	H	L	H	L	L	L	H	H	L	L	H	H	4
L	H	H	L	H	L	H	H	L	H	H	L	H	H	5
L	H	H	L	H	H	L	L	L	H	H	H	H	H	6
L	H	H	L	H	H	H	H	H	H	L	L	L	L	7
L	H	H	H	L	L	L	H	H	H	H	H	H	H	8
L	H	H	H	L	L	H	H	H	H	L	L	H	H	9
L	H	H	H	L	H	X	L	L	L	L	L	L	L	blank
L	H	H	H	H	X	X	L	L	L	L	L	L	L	blank
H	H	H	X	X	X	X	N.C.	N.C.	N.C.	N.C.	N.C.	N.C.	N.C.	N.C.

[1] H = HIGH voltage level; L = LOW voltage level; X = don't care; N.C. = no change.

Table 2. Pin description

Symbol	Pin	Description
LT	3	lamp test input (active LOW)
BL	4	ripple blanking input (active LOW)
LE	5	latch enable input (active HIGH)
D0 to D3	7, 1, 2, 6	address (data) input
V <sub>SS</sub>	8	ground supply voltage
Qa to Qg	13, 12, 11, 10, 9, 15, 14	segment output
V <sub>DD</sub>	16	supply voltage



001aa494

